情報 個別問題 (田中哲朗) 2012 年度前期試験

[科目名: 情報, 教員名: 田中哲朗, クラス名: 理科一類 8, 24, 26 組, 7 月 26 日 2 限 (10:55-12:25)]
[試験時間 (共通問題と合わせて): 90 分, 解答用紙: A4 版両面 2 枚 (冊子), 計算用紙 1 枚 (共通問題と合わせて)]

個別問題 1

0 と 1 を使った数の表現には 2 進符号 (通常の 2 進数の表現方式) を用いることが多い.

0 と 1 からなる 2 つの同じ桁数の符号を比較した時，桁ごとの 0 と 1 が異なる個数を数えたものをハミング距離と呼ぶ．たとえば，5 を 3 桁の 2 進符号で表した「101」と 6 を 3 桁の 2 進符号で表現した「110」のハミング距離は，下位 2 桁が異なっているので 2 となる.

0 と 1 だけを使った数の符号化の方法は 2 進符号以外にも存在するが，その一つにグレイ符号がある．下の表に 0 から 7 までの数に対応する 4 桁の 2 進符号とグレイ符号を示すが，グレイ符号には，2 進符号と同じ桁数で符号化可能で，値が隣接する符号間のハミング距離が常に 1 になるという性質がある.

10 進数	2 進符号	グレイ符号
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100

(小問 a) 8 から 15 までの数に対応する 4 桁の 2 進符号，グレイ符号の表を作成しなさい.

なお,

- 0 と 1 だけを使った 4 桁の符号.
- 別の数を符号化した結果が同じ符号になることはない.
- 値が隣接する符号間のハミング距離が常に 1

の条件を満たす符号化は一通りではなく，本来のグレイ符号は更に制約が加わっているが，この設問では上記の 3 条件をすべて満たせば正解とする.

---

4 ビットの符号 $X = x_1x_2x_3x_4$ に対し，3 個のビットを付加した 7 ビットの符号 $X' = x_1x_2x_3x_4y_1y_2y_3$ を考える．ここで，y_1, y_2, y_3 は

$$
\begin{aligned}
x_1 + x_2 + x_3 + y_1 &\equiv 0 \pmod 2 \\
x_1 + x_2 + x_4 + y_2 &\equiv 0 \pmod 2 \\
x_1 + x_3 + x_4 + y_3 &\equiv 0 \pmod 2
\end{aligned}
$$

を満たすように決める．この符号化の結果得られる符号を 4 ビットのハミング符号という.

(小問 b) 以下の表は 0-15 までの数を 4 桁で 2 進符号化して得られた 4 ビットの符号 X とハミング符号 X' の対応を示している．省略部分を埋めて表を完成させなさい．

10 進数	X($x_1x_2x_3x_4$)	X'($x_1x_2x_3x_4y_1y_2y_3$)
0	0000	0000000
1	0001	0001011
	(省略)	
15	1111	1111111

0-15 までの数を 4 ビットハミング符号に符号化して，信頼できない通信経路で送った．7 ビットの符号中 2 ビット以上の誤り (以下では通信の途中で 0 が 1 に変わったり 1 が 0 に変わる誤りのみを仮定し，通信の途中でビットが削除されたり挿入されたりする誤りは考えない) がないと仮定すると，受け取った符号から元の数を一意に決めることができる．たとえば，0001000 は，0 をハミング符号で符号化した 0000000 のうち 1 ビットが 0 から 1 に変わったものなので，元の数は 0 とわかる．

(小問 c) 0-15 までの数を 4 ビットハミング符号に符号化して信頼できない通信経路で送られたハミング符号を 6 個受け取った．それぞれの符号の 7 ビット中に 2 ビット以上の誤りがないと仮定して，元の数との対応を示す以下の表を，省略部分を埋めて完成させなさい．

受け取ったハミング符号	元の数
0001000	0
0010010	(省略)
0100111	(省略)
1001000	(省略)
1100010	(省略)
0110011	(省略)

(小問 d) 4 ビットハミング符号を信頼できない通信経路で送った時に，それぞれの符号の 7 ビット中 2 ビット以上の誤りがないと仮定すると，受け取った符号から元の 4 ビット符号 X を一通りに決めることができる．この理由を,「ハミング距離」という言葉を使って説明しなさい．厳密な証明は求めない．

個別問題 2

整数を 2 進数で表す場合の表現方式として，2 の補数表現が良く使われる．n ビットの 2 の補数表現では $-2^{n-1} \leq x \leq 2^{n-1}-1$ の範囲の整数 x を表現できる．x が非負数の場合は，x の n ビット 2 進表現をそのまま用い，x が負数の場合は，$x+2^n$ の n ビット 2 進表現を用いる．

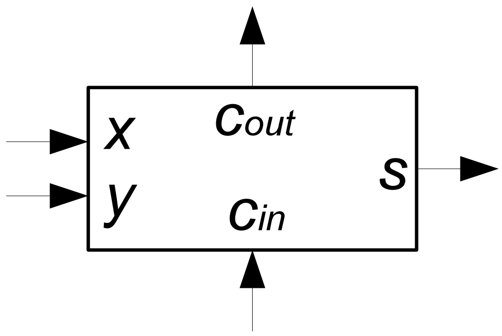
(小問 a) $-2^{n-1} \leq x \leq 2^{n-1}-1$ の範囲の整数 x を n ビットの 2 の補数表現で表した時に，n ビット数で表現可能であること，又，異なる整数を表現した結果は必ず異なることを説明しなさい．厳密な証明は求めない．

x の n ビットの 2 の補数表現が与えられた時に $-x$ は以下のようにして求められる．

- x の 2 の補数表現の各桁を反転 (0 を 1 に，1 を 0 に) する．
- 得られた表現に対応する数に 1 を足す．

この性質を利用して，4 ビットの 2 の補数表現で表される数の間の引き算を計算する回路「4 ビット減算器」を作成したい．4 ビット減算器を作るために，まず 1 ビット全加算器を作って，それを組みわせることにする．

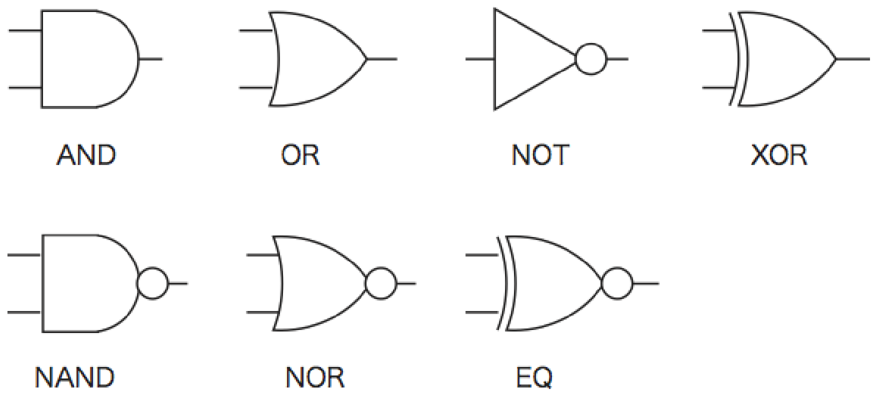
1 ビット全加算器は，下の桁からの繰り上がりも考慮に入れた 1 桁の加算を実行するもので，以下の図のように各桁の入力 x, y に加えて，下の桁からの繰り上がり c_{in} の 3 つの入力を持ち，和を表す s と上の桁への繰り上がり c_{out} に出力する．



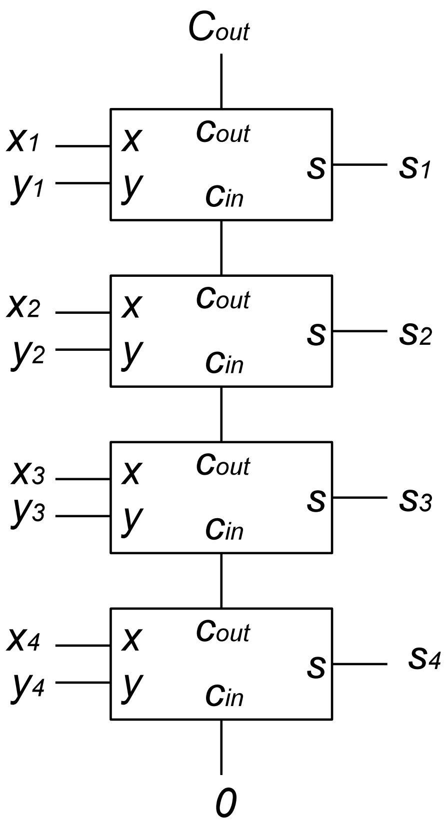
真理値表は以下のように表される．

x	y	c_{in}	s	c_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

(小問 b) 1 ビット全加算器を基本素子 (ゲート) を 5 つ使って実現する回路を MIL 記法で書きなさい．ただし，使って良い基本素子は以下の 7 種類とする．5 つの基本素子で実現できず，6 つ以上要している場合は部分点を与える．



1 ビット全加算器を使って，4 ビットの 2 進数 $x(x_1x_2x_3x_4)$ と $y(y_1y_2x_3y_4)$ 同士の加算を実行する 4 ビット半加算器は下図のように作ることができるが，4 ビット減算器も 1 ビット全加算器と少数の基本素子を用いて実現できる．



(小問 c) 4 ビットの 2 進数 $x(x_1x_2x_3x_4)$ と $y(y_1y_2y_3y_4)$ から減算 $x - y$ を実行する 4 ビット減算器を，1 ビット全加算器と他の基本素子を用いて構成して，図で示しなさい．$x - y$ の演算結果が 4 ビットの 2 の補数表現で表せない場合にはどのような出力であっても良い．