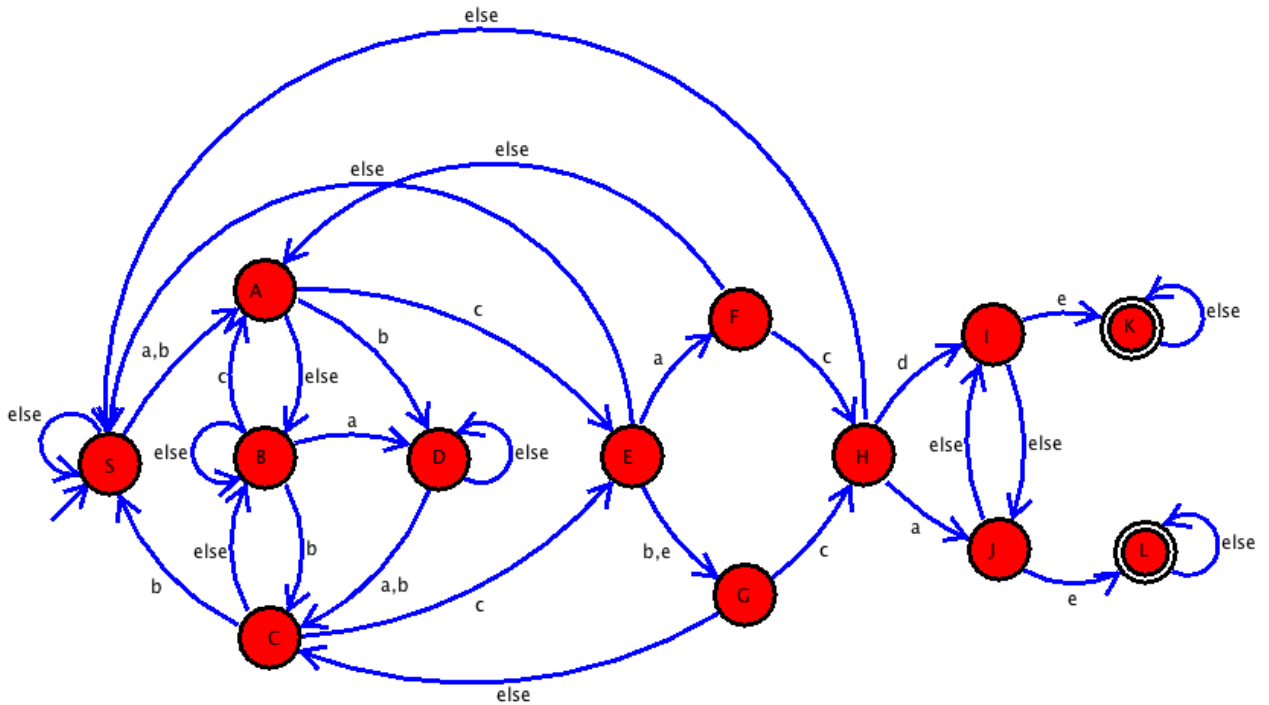


情報 個別問題 (田中哲朗) 2011 年度前期試験

[科目名: 情報, 教員名: 田中哲朗, 7月28日4限(15:05-16:35), 試験時間(共通問題と合わせて): 90分, クラス名: 理科一類7, 23, 25組] [解答用紙: A4版両面2枚(冊子), 計算用紙1枚(共通問題と合わせて)]

個別問題 1

以下の図のオートマトン(有限状態機械)は $a \sim e$ の文字がそれぞれ書かれた5つのボタンを持つ電子錠をモデル化したものである。



- 初期状態は状態 S とする。
- 矢印の上にかかれた文字 $a \sim e$ はその文字の書かれた電子錠のボタンが押されることに対応する。else は「他の文字すべて」を表す。
- 二重丸で表される状態 K, L は終了状態である。これは電子錠が解錠されている状態に対応する。

(1) 以下はこのオートマトンの動作を説明するチェック表である。(a)-(e)に Yes か No を入れてチェック表を完成させなさい。

入力	終了状態
無し	No
ac	No
acbc	No
acbcd	No
acbcde	Yes
acbcdea	Yes
bcacabe	(a)
bccacde	(b)
acacacacac	(c)
bbacbcaadec	(d)
cabaaccacae	(e)

(2) この電子錠を解錠しようとしたが、打ち間違えて初期状態 S の後にそれぞれ (f)-(j) のような入力を与えてしまった。(f)-(j) それぞれの入力後の状態から解錠するために必要な入力の長さの最小値 (ボタンを最小で何回押す必要があるか) と、最小の長さで解錠するすべての入力を「4 : {aaca, aacc, cacc}」のような形式で答えなさい。

(f) cab

(g) aa

(h) bcad

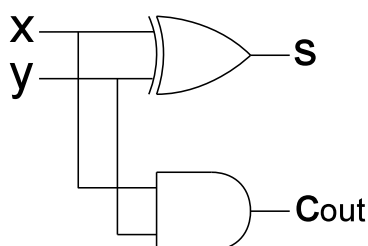
(i) acbb

(j) bb

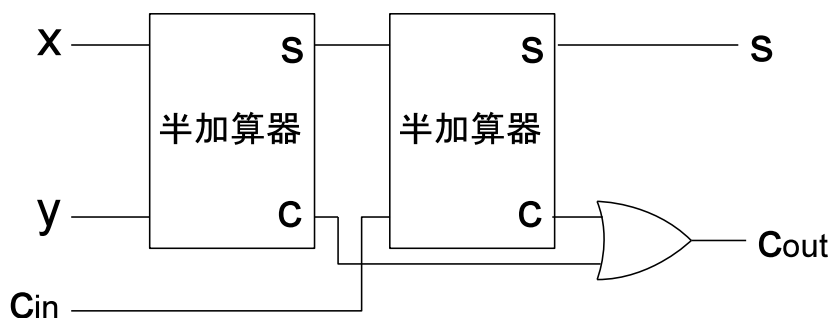
(3) このオートマトンは状態数が 13 あるが、同じ機能 (同じ入力を与えた時に終了状態かどうか一致する) を持つオートマトンをもっと少ない数の状態数で作成することが可能である。なるべく少ない状態数で同じ機能を持つオートマトンを作成して図に示なさい。状態数が最小でなくても正しい場合は部分点を与える。誤りがある (終了状態になるかどうか一致しない入力がある) 場合は部分点は与えない。

個別問題 2

以下の図は MIL 記法で表した 1 ビット半加算器を表す。



以下の図のように、1 ビット半加算器 2 つと OR を組み合わせて、下位の桁からの繰り上がり (c_{in}) も考慮した 1 ビット全加算器を作ることができる。



これに関して以下の問いに答えなさい。

- (1) 1 ビット全加算器の真理値表を書きなさい。
- (2) 組み合わせ回路はブール代数で表現することもできる。1 ビット全加算器の出力変数 s と c_{out} をそれぞれ入力変数 x, y, c_{in} の加算標準形 (積和標準形, リテラル (変数あるいは変数の否定) の論理積の論理和で表現) で表しなさい。
- (3) NAND という演算は単独で完備性を持つので、NAND だけから 1 ビット全加算器だけを使って作ることができる。なるべく少ない数の NAND を用いて 1 ビット全加算器を作成し、MIL 記法で表しなさい。NAND の数が最小でなくても正しい場合は部分点を与えるが、誤っている場合は部分点は与えない。