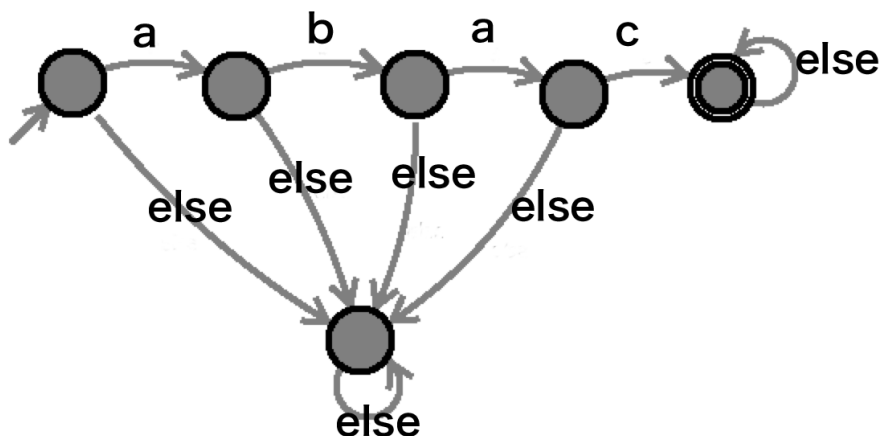


情報 個別問題 (田中哲朗) 2006 年度前期試験

[科目名: 情報, 教員名: 田中哲朗, 試験時間 (共通問題と合わせて): 90 分, クラス名: 理科一類 5, 10, 14, 35 組]

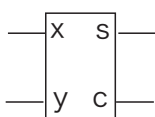
個別問題 1 暗証番号「abac」と押すと解錠する (途中で間違えると二度と解錠できない, 一度解錠するとその後は何を押ししても解錠し続ける) 電子錠を有限状態機械としてモデル化すると以下のように表せる。



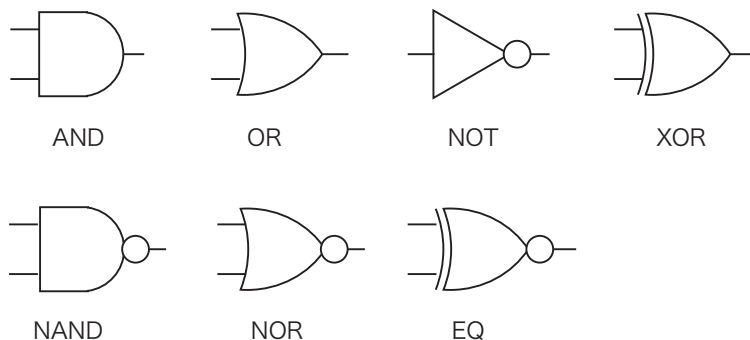
同様に以下の電子錠を有限状態機械としてモデル化して図で表せ。

- (a) 暗証番号「abac」が入力されたときに解錠する (終状態になる) 電子錠。ただし, 途中間違った暗証番号を押しても後から「abac」と入力すれば解錠するものとする。また「abac」と入力された後, 何か入力されたら施錠する (終状態でなくなる) ものとする。そのあと, 更に「abac」と入力すると, 再び解錠する。
- (b) 暗証番号「aba」または「acaca」が入力されたときに解錠する (終状態になる) 電子錠。ただし, 途中間違った暗証番号を押しても後からどちらかの暗証番号を入力すれば解錠するものとする。また一度解錠した後は何を入力し続けても解錠状態となる。

個別問題 2 IC を使った 1 ビット半加算器の作成を試みる。半加算器とは下の桁からの繰り上がりのない 1 ビットの加算を実行するもので, 以下のように  $x$  と  $y$  の 2 つの入力を持ち, 和を表す  $s$  と繰り上がりを表す  $c$  の 2 つの出力を持つ。



- (a) 1 ビット半加算器の真理値表を書け。
- (b) 1 ビット半加算器をなるべく少ないゲート数で実現する回路を MIL 記法で書け。ただし, 使って良いゲートは以下の 7 種類とする。



- (c) 1 ビット半加算器をなるべく少ないゲート数で実現する回路を MIL 記法で書け。ただし, 使って良いゲートの種類は NAND のみとする。